

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-134834
(43)Date of publication of application : 09.05.2003

(51)Int.Cl. H02M 7/48
H02M 7/5387

(21)Application number : 2001-324479 (71)Applicant : HITACHI LTD

(22) Date of filing : 23.10.2001

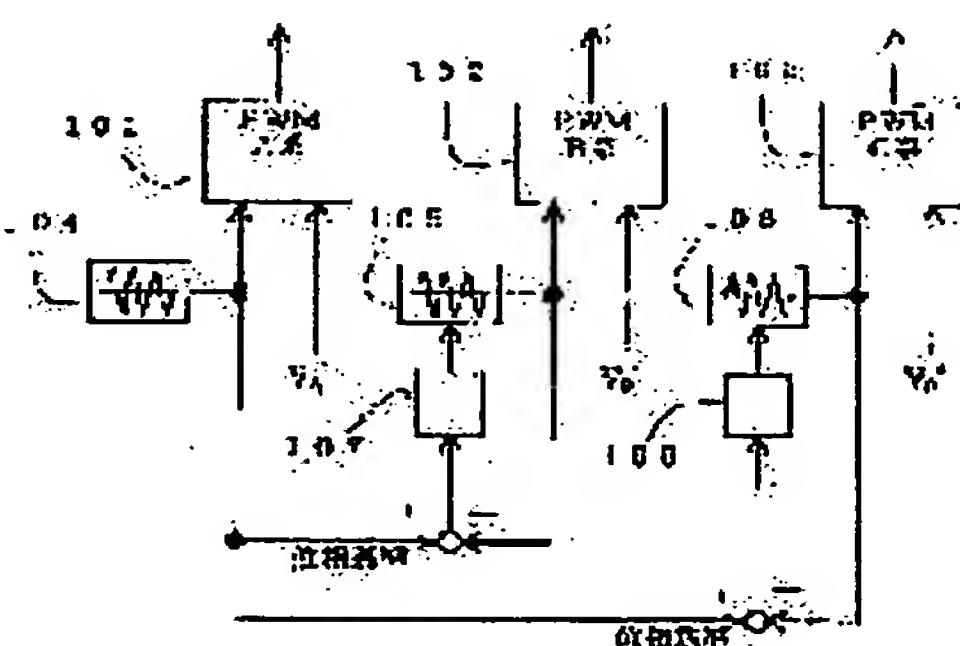
(71)Applicant : HITACHI LTD
(72)Inventor : TOIDA KENICHI
ONUMA NAOTO
YOSHIKAWA TOSHIKUMI

(54) INVERTER CONTROLLER

(57)Abstract:

PROBLEM TO BE SOLVED: To simplify an inverter controller by entirely synchronizing the PWM carrier signals of a plurality of inverter controllers connected in parallel and to suppress a cross current being generated in the plurality of inverter controllers connected in parallel.

SOLUTION: In the PWM waveform generating sections of a plurality of inverter controllers, a PWM carrier signal outputted from the PWM carrier signal generating section 104 of a system A inverter controller is employed as a phase reference, phase difference from a PWM carrier signal outputted from the PWM carrier signal generating section 105 of a system B inverter controller is calculated, a PWM carrier signal is generated from the PWM carrier signal generating section 105 through a system B operating circuit 107 and outputted from a system B PWM generating section 102. Phase difference between a waveform outputted from a system A PWM generating section 101 and a waveform outputted from a system B PWM generating section 102 is decreased and eliminated eventually and the waveforms are synchronized thus suppressing the lateral flow. The system C PWM carrier signal generating section 106 is also operated similarly.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2003-134834
(P2003-134834A)

(43) 公開日 平成15年5月9日(2003.5.9)

(51) Int.Cl.
H 02M 7/48
7/5387

識別記号

F I
H 0 2 M 7/48
7/5387

テーマコード(参考)
D 5H007
Z

審査請求 未請求 請求項の数4 OL (全7頁)

(21)出願番号 特願2001-324479(P2001-324479)

(22)出願日 平成13年10月23日(2001. 10. 23)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 桶田 篤一

茨城県ひたちなか市市毛1070番地 株式会
社日立製作所ビシステムグループ水戸ビル
システム本部

(74) 代理人 100099302

弁理士 笹岡 茂 (外1名)

最終頁に統く

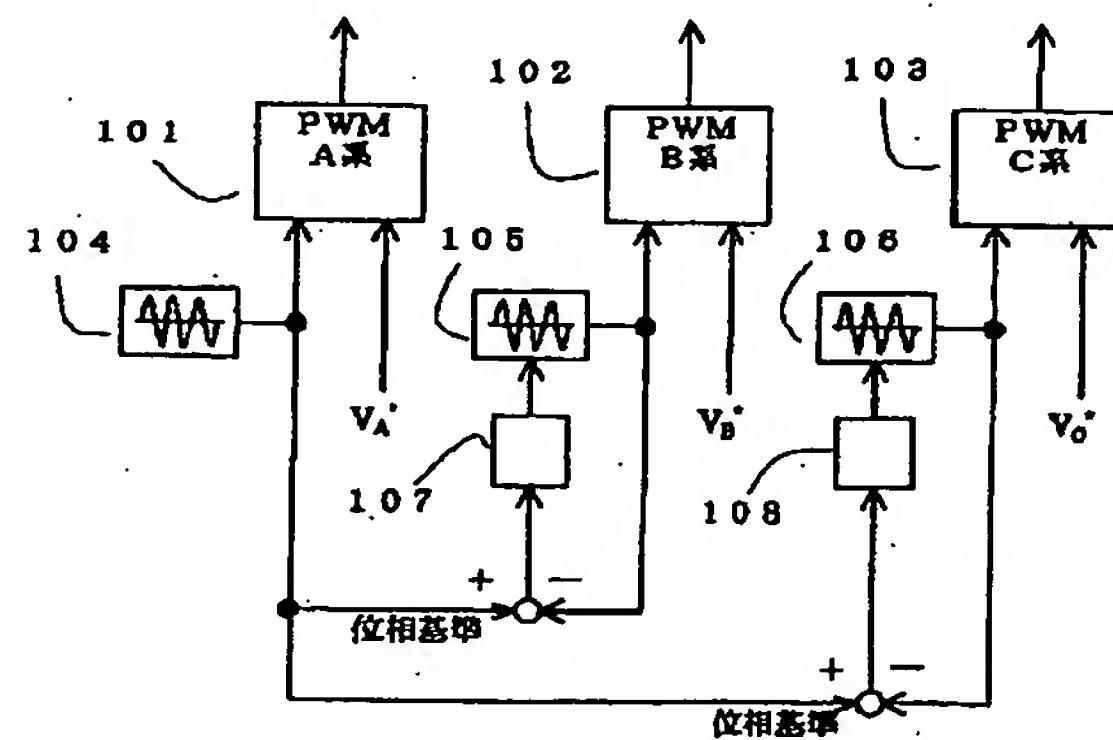
(54) 【発明の名称】 インパート制御装置

(57) 【要約】

【課題】 複数台並列した全てのインバータ制御装置の PWM キャリア信号を同期させ、装置を簡潔化すると共に、複数台並列したインバータ制御装置に発生する横流を抑制することにある。

【解決手段】 複数台のインバータ制御装置のPWM波形発生部を示し、A系インバータ制御装置のPWMキャリア信号発生部104から出力されたPWMキャリア信号を位相基準とし、B系インバータ制御装置のPWMキャリア信号発生部105から出力されたPWMキャリア信号との位相差分を計算し、B系の演算回路107を介してPWMキャリア信号発生部105からPWMキャリア信号が発生し、B系PWM発生部102から出力される。これにより、A系のPWM発生部101から出力される波形とB系のPWM発生部102から出力される波形との位相差が小さくなり、最終的に位相差が無くなり、同期することとなり、横流を抑制する。C系のPWMキャリア信号発生部106についても同様である。

(图2)



【特許請求の範囲】

【請求項1】 複数台のインバータを並列に運転するインバータ制御装置において、前記各インバータの運転時に前記各インバータのPWMキャリア信号の位相を合わせる手段を備えることを特徴とするインバータ制御装置。

【請求項2】 請求項1において、前記各インバータのPWMキャリア信号の位相を合わせる手段は、一つの系のインバータのPWMキャリア信号の位相を位相基準にして、残りの系のPWMキャリア信号の位相を各々位相基準に合わせる手段を備えることを特徴とするインバータ制御装置。

【請求項3】 請求項1において、前記各インバータのPWMキャリア信号の位相を合わせる手段は、一つの系のインバータのPWMキャリア信号の位相を位相基準にして、残りの系のPWMキャリア信号の位相と前記位相基準となるPWMキャリア信号の位相との差分を取り、この差分を零にする前記残りの系のPWMキャリア信号の位相を変更する手段を備えることを特徴とするインバータ制御装置。

【請求項4】 請求項1において、前記各インバータのPWMキャリア信号の位相を合わせる手段は、一つの系のインバータのPWMキャリア信号の位相を位相基準にして、隣り合った系のPWMキャリア信号の位相と前記位相基準となるPWMキャリア信号の位相との差分を取り、前記隣り合った系のPWMキャリア信号の位相を位相基準として、さらに隣り合った系のPWMキャリア信号の位相と前記位相基準となる隣り合った系のPWMキャリア信号の位相との差分を取り、これらの差分を零にする前記隣り合った系のPWMキャリア信号の位相を変更する手段を備えることを特徴とするインバータ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数台のインバータを並列接続して運転するインバータ制御装置に関する。

【0002】

【従来の技術】 コンバータから出力された直流電源をインバータによって交流電源に変換する制御装置がインバータ制御装置である。インバータ制御装置は、変換した交流電源の周波数で電動機の可变速制御を行う。電動機を利用した製品は可变速が必要なものが多いので、電動機の可变速制御にはインバータ制御装置が広く用いられている。ここで、大容量モータを制御するために、インバータ制御装置を開発するのは、開発費がかかるため、従来からあるインバータ制御装置を並列運転することにより、開発費を安く済ませる方法がある。複数台のインバータ制御装置をそのまま並列運転すると、それぞれのインバータのPWMキャリア信号が同期しないため、横

流が発生する。この横流を抑制するため、相間リクトル容量を大きくしなければならない、といった問題が発生する。そこで、同一PWMキャリア信号を用いて複数台のインバータを同期させるという技術が特開平6-14555号公報に開示されている。この公報には、安定して電力変換器の並列運転制御を行うことができる電力変換器の並列運転制御装置を得ることが記載されている。

【0003】

10 【発明が解決しようとする課題】 しかしながら、この公報による方式では、複数台の並列されたインバータ制御装置とは別に同一PWMキャリア信号発生部が存在し、そこからそれぞれのインバータ制御装置にPWMキャリア信号を送り、それぞれのインバータを同期させる方式をとっており、さらに、電圧固定期間決定回路が設定されているので、インバータ制御装置とは別途設定されているPWMキャリア信号発生部と共に、配線や信号が複雑になるなどの問題がある。

【0004】 本発明の課題は、上記の問題点に鑑み、複数台並列した全てのインバータ制御装置のPWMキャリア信号を同期させ、装置の簡潔化を図ると共に、複数台並列したインバータ制御装置に発生する横流を抑制することにある。

【0005】

【課題を解決するための手段】 上記課題を解決するために、複数台のインバータを並列に運転するインバータ制御装置において、各インバータの運転時に各インバータのPWMキャリア信号の位相を合わせる手段を備える。ここで、各インバータのPWMキャリア信号の位相を合わせる手段は、一つの系のインバータのPWMキャリア信号の位相を位相基準にして、残りの系のPWMキャリア信号の位相を各々位相基準に合わせる手段を備える。

【0006】

【発明の実施の形態】 以下、本発明の実施形態を図面に基づいて説明する。図1は、本発明のインバータ制御装置の一実施形態であり、2台のインバータ制御装置を並列にしてエレベータを制御する全体構成を示す。基準となるインバータ制御装置をA系、他方のインバータ制御装置をB系と呼ぶことにする。ここで、本実施形態を具体的に説明する前に、まず、図5を用いて、A系B系2並列におけるインバータ電流および横流、PWMパルス波形の関係を説明する。図4において、301はA系インバータ電流波形、302はB系インバータ電流波形、303はA系インバータ電流波形301とB系インバータ電流波形302との差を取った横流、304はA系PWMパルス波形、305はB系PWMパルス波形である。A系においてA系PWMパルス波形304に同期してA系インバータ電流301が流れる。同様に、B系においてB系PWMパルス波形305に同期してB系インバータ電流302が流れる。本発明では、A系PWMパ

ルス波形304とB系PWMパルス波形305に位相差が生じると、それに基づいてA系インバータ電流301とB系インバータ電流波形302にも位相差が発生し、そのため、横流303が発生することに着目した。

【0007】次に、本実施形態を具体的に説明する。図1において、1は電源として利用する三相交流電源、2は三相交流電源1のフィルタとして利用されるA系コンバータ側のリアクトル、3はリアクトル2から出力された電流を検出するA系コンバータ側の電流検出器、4は三相の交流電力を直流電力に変換するA系コンバータ、5はコンバータ4で整流した直流電圧を平滑するA系平滑コンデンサ、6は平滑コンデンサ5で平滑した直流電圧を所定電圧および所定周波数の交流電力に変換するA系インバータ、7はインバータ側のIGBT (Insulated Gate Bipolar Transistor) のA系トランジスタ素子、8はインバータ6から出力された電流を検出するA系インバータ側の電流検出器、9は2並列のインバータ間を接続する相間リアクトル、10はインバータ6の出力によって回転する誘導電動機、11は誘導電動機10の速度検出のためのエンコーダ、12は誘導電動機10に直結されたエレベータの巻上機、13はエレベータのそらせ車、14は乗りかご、15はつり合いおもり、16はコンバータ側の電圧を制御するA系電圧制御回路、17は電流検出器3と電圧制御回路16から出力された信号で電流制御するA系コンバータ側のACR、18はACR17より出力された信号を計算してコンバータ4を制御するA系コンバータ側のPWM制御回路を示す。また、19は三相交流電源1のフィルタとして利用されるB系コンバータ側のリアクトル、20はリアクトル19から出力された電流を検出するB系コンバータ側の電流検出器、21は三相の交流電力を直流電力に変換するB系コンバータ、22はコンバータ21で整流した直流電圧を平滑するB系平滑コンデンサ、23は平滑コンデンサ22で平滑した直流電圧を所定電圧および所定周波数の交流電力に変換するB系インバータ、24はインバータ側のIGBTのB系トランジスタ素子、25はインバータ24から出力された電流を検出するB系インバータ側の電流検出器、26はコンバータ側の電圧を制御するB系電圧制御回路、27は電流検出器20と電圧制御回路26から出力された信号で電流制御するB系コンバータ側のACR、28はACR27より出力された信号を計算してコンバータ21を制御するB系コンバータ側のPWM制御回路を示す。また、29はA系B系を制御するインバータ制御装置、30はエンコーダ11より出力された信号を受けとるA系速度制御回路、31は電流検出器8と速度制御回路30から出力された信号で電流制御するA系インバータ側のACR、32はACR31より出力された信号を計算するA系インバータ側のPWM制御回路、33はPWM制御回路32から出力された信号をIGBT7へ出

力するA系インバータのゲート駆動回路、34は電流検出器25で電流制御するB系インバータ側のACR、35はACR34より出力された信号を計算するB系インバータ側のPWM制御回路、36はPWM制御回路35から出力された信号をIGBT24へ出力するB系インバータのゲート駆動回路である。

【0008】三相交流電源1より入力された交流は並列となった2台のインバータ制御装置に分けられる。交流電力を直流電力に変換するA系コンバータ4、B系コンバータ21で整流され、整流した直流電圧を平滑するA系コンデンサ5、B系コンデンサ22で平滑され、一定電圧の直流に変換される。平滑された直流電圧は所定電圧および所定周波数の交流電力に変換するA系インバータ6、B系インバータ23で交流電力に変換され、A系インバータ6とB系インバータ23から出力された交流電力をもとに相間リアクトル9を介して誘導電動機10が回転する。この誘導電動機10の回転により、エレベータの巻上機12が回転し、乗りかご14が上下に移動する。ここで、三相交流電源1から出力された交流電力はA系B系にそれぞれ分割される。コンバータ側は、三相交流電源1で交流電力をA系電流検出器3、B系電流検出器20で検出し、それをA系コンバータ側ACR17、B系コンバータ側ACR27に送る。また、A系平滑コンデンサ5、B系平滑コンデンサ22での直流電圧の値をもとにA系電圧制御回路16、B系電圧制御回路26に送り、A系コンバータ側ACR17、B系コンバータ側ACR27で、A系電流検出器3、B系電流検出器20からの信号とあわせてA系コンバータ側PWM制御回路18、B系コンバータ側PWM制御回路28に送られ、PWM制御回路で計算されたPWMキャリア信号でコンバータ側のそれぞれのIGBTを制御している。一方、インバータ側では、A系インバータ6、B系インバータ23で変換された交流電力をインバータ側のA系電流検出器8、B系電流検出器25で検出し、それをA系インバータ側ACR31、B系インバータ側ACR34へ送る。また、インバータの出力によって回転する誘導電動機10の速度を検出するエンコーダ11から出力された信号を速度制御回路30へ送り、A系インバータ側ACR31でA系電流検出器8からの信号とあわせてA系インバータ側PWM制御回路32に送られ、A系ゲート駆動制御回路33を制御する。B系はB系ACR34でB系電流検出器25からの信号とあわせてB系インバータ側PWM制御回路35に送られ、B系ゲート駆動制御回路36を制御する。このとき、基準となるA系インバータ側PWM制御回路32のPWMキャリア信号をB系インバータ側制御回路35に送り、B系は、A系のPWM波形と同期させることにより、A系B系インバータ側のPWM制御回路を同期させ、A系B系ゲート駆動制御回路を制御し、インバータ側IGBTに同期されたPWMキャリア信号が送られることとなる。このよう

に、本実施形態は、インバータ制御装置29内A系インバータ側PWM制御回路32とB系インバータ側PWM制御回路35を同期させるものである。

【0009】図2は、図1中のインバータ制御装置29のうち、PWM波形発生部の詳細を示す。複数台のインバータ制御装置について説明するため、図2は3並列のインバータ制御装置を示している。図2において、101は3台並列されたインバータ制御装置の基準となるA系インバータ制御装置のPWM発生部、102はB系インバータ制御装置のPWM発生部、103はC系インバータ制御装置のPWM発生部、104はA系インバータ制御装置のPWMキャリア信号発生部、105はB系インバータ制御装置のPWMキャリア信号発生部、106はC系インバータ制御装置のPWMキャリア信号発生部、107はB系インバータ制御装置のPWMキャリア信号演算回路、108はC系インバータ制御装置のPWMキャリア信号演算回路である。A_A*、A_B*、A_C*はインバータ制御回路29のうちACRから出力される電圧指令である。複数台並列されたインバータ制御装置の基準となるA系インバータ制御装置は、A系PWMキャリア信号発生部104において出力されたPWM波形がA系PWM発生部101を介してPWM波形が出力される。一方、B系インバータ制御装置は、B系PWMキャリア信号発生部105から出力されたPWMキャリア信号がB系PWM発生部102を介して出力されるが、これだけでは、A系インバータ制御装置のPWM発生部101から出力された波形と同期されていない。そのため、A系B系インバータ間に横流が発生する。横流は、複数台のインバータ間を流れ、モータ側には流れない電流である。具体的には、各インバータ電流の差分によって横流が定義される。そこで、A系インバータ制御装置のPWMキャリア信号発生部104から出力されたPWMキャリア信号を位相基準とし、B系インバータ制御装置のPWMキャリア信号発生部105から出力されたPWMキャリア信号との位相差分を計算し、B系インバータ制御装置の演算回路107を介してPWMキャリア信号発生部105からPWMキャリア信号が発生し、B系PWM発生部102から出力される。これにより、A系インバータ制御装置のPWM発生部101から出力される波形とB系インバータ制御装置のPWM発生部102から出力される波形の位相差がB系インバータ制御装置の演算回路107を介す前の出力波形と比べて小さくなる。PWMキャリア信号の差分の計算を繰り返すことにより、A系インバータ制御装置のPWM発生部101から出力される波形とB系インバータ制御装置のPWM発生部102から出力される波形との位相差が徐々に小さくなり、最終的に位相差が無くなり、同期することとなる。C系インバータ制御装置についても、B系インバータ制御装置と同様にA系インバータ制御装置のPWMキャリア信号発生部104から出力されたPWMキャリア

信号を位相基準とし、C系インバータ制御装置のPWMキャリア信号発生部106との位相差分をとり、C系インバータ制御装置の演算部108を介してPWMキャリア信号発生部106から出力される。これを繰り返すことにより、A系インバータ制御装置のPWM発生部101から出力される波形とC系インバータ制御装置のPWM発生部103から出力される波形との位相差が徐々に小さくなり、最終的に位相差が無くなり、同期することとなる。以上より、A系B系C系それぞれのインバータ制御装置をA系インバータ制御装置のPWMキャリア信号を位相基準として演算したものをB系C系インバータ制御装置のPWMキャリア信号とすることにより、A系B系C系のインバータ制御装置の位相差が無くなり、A系B系C系のインバータ制御装置が発生するPWM波形は同期することとなる。

【0010】図3は、図2のインバータ制御装置のPWM波形発生部のPWMキャリア信号演算回路のフロー図である。インバータ制御装置にインバータ起動の信号が入ると、A系B系C系のインバータ制御装置が起動する(STEP201)。A系インバータ制御装置のPWMキャリア信号を基準とし、B系C系のPWMキャリア信号の位相差分を探る(STEP202)。PWMキャリア信号の差分が無くなるまで、差分を探り続け、差分が無くなると、A系B系C系のPWMキャリア信号が同期する(STEP203, 204)。

【0011】このように、本実施形態では、複数台を並列にしたインバータ制御装置について、1台の基準とするインバータのPWMキャリア信号を位相基準として他のインバータのPWMキャリア信号の位相を基準とするインバータの位相との差分を取ることにより、位相差を無くし、複数台の並列されたインバータ制御装置の全てのPWMキャリア信号を同期させることができ、横流を抑制することができる。

【0012】図4は、本発明の他の実施形態を示し、図1中のインバータ制御装置29のうち、PWM波形発生部の詳細を示す。本実施形態は、図2に比し、隣り合ったPWMキャリア信号の差分を取りることにより、位相差を無くして同期させ、さらに隣り合ったPWMキャリア信号の差分を取ることにより、位相差を無くして同期させることを特徴とする。図4において、201はA系インバータ制御装置のPWM発生部、202はB系インバータ制御装置のPWM発生部、203はC系インバータ制御装置のPWM発生部、204はA系インバータ制御装置のPWMキャリア信号発生部、205はB系インバータ制御装置のPWMキャリア信号発生部、206はC系インバータ制御装置のPWMキャリア信号発生部、207はB系インバータ制御装置のPWMキャリア信号演算回路、208はC系インバータ制御装置のPWMキャリア信号演算回路である。A_A*、A_B*、A_C*はインバータ制御回路29のうちACRから出力される電圧

指令である。複数台並列されたインバータ制御装置においてA系インバータ制御装置は、A系PWMキャリア信号発生部204において出力されたPWM波形がA系PWM発生部201を介してPWM波形が出力される。一方、B系インバータ制御装置は、B系PWMキャリア信号発生部205から出力されたPWMキャリア信号がB系PWM発生部202を介して出力されるが、これだけでは、A系インバータ制御装置のPWM発生部201から出力された波形と同期されていない。そのため、A系B系インバータ間に横流が発生する。そこで、A系インバータ制御装置のPWMキャリア信号発生部204から出力されたPWMキャリア信号を位相基準とし、B系インバータ制御装置のPWMキャリア信号発生部205から出力されたPWMキャリア信号との差分を計算し、B系インバータ制御装置の演算回路207を介してPWMキャリア信号発生部205からPWMキャリア信号が発生し、B系PWM発生部202から出力される。これにより、A系インバータ制御装置のPWM発生部201から出力される波形とB系インバータ制御装置のPWM発生部202から出力される波形の位相差がB系インバータ制御装置の演算回路207を介す前の出力波形と比べて小さくなる。PWMキャリア信号の差分の計算を繰り返すことにより、A系インバータ制御装置のPWM発生部201から出力される波形とB系インバータ制御装置のPWM発生部202から出力される波形の位相差が除々に小さくなり、最終的に位相差が無くなり、同期することとなる。C系インバータ制御装置については、B系インバータ制御装置がA系インバータ制御装置を基準としたものと同様に、B系インバータ制御装置のPWMキャリア信号発生部205から出力されたPWMキャリア信号を位相基準とし、C系インバータ制御装置のPWMキャリア信号発生部206との差分をとり、C系インバータ制御装置の演算部208を介してPWMキャリア信号発生部206から出力される。これを繰り返すことにより、B系インバータ制御装置のPWM発生部202から出力される波形とC系インバータ制御装置のPWM発生部203から出力される波形との位相差が除々に小さくなり、最終的に位相差が無くなり、同期することとなる。以上より、A系B系C系それぞれのインバータ制御装置を隣り合った系のインバータ制御装置のPWMキャリア信号を位相基準として、演算したものを自身のインバータ制御装置のPWMキャリア信号とすることにより、A系B系C系のインバータ制御装置の位相差が無くなり、A系B系C系のインバータ制御装置が発生するPWM波形は同期することとなる。

【0013】

【発明の効果】以上説明したように、本発明によれば、

複数台を並列したインバータ制御装置で横流が大きくなるような時でも、基準となるインバータ制御装置のPWMキャリア信号の位相と他のインバータ制御装置のPWMキャリア信号の位相との差分を取り、位相差分を零にし、同期させることにより、装置を簡潔化することができ、複数台並列したインバータ制御装置に発生する横流を抑制することができ、この横流の抑制に伴い、相間リクトル容量も小さく設定することができる。また、隣り合ったPWMキャリア信号の差分を取りることにより、位相差を無くして同期させ、さらに隣り合ったPWMキャリア信号の差分を取り、位相差を無くして同期させることにより、装置を簡潔化することができ、複数台並列したインバータ制御装置に発生する横流を抑制することができ、この横流の抑制に伴い、相間リクトル容量も小さく設定することができる。

【図面の簡単な説明】

【図1】本発明のインバータ制御装置の一実施形態であり、2台のインバータ制御装置を並列にしてエレベータを制御する全体構成を示す。

【図2】本発明のインバータ制御装置のPWM波形発生部の詳細を示す。

【図3】本発明のPWM波形発生部のPWMキャリア信号演算回路のフローを示す。

【図4】本発明の他の実施形態であり、インバータ制御装置のPWM波形発生部の詳細を示す。

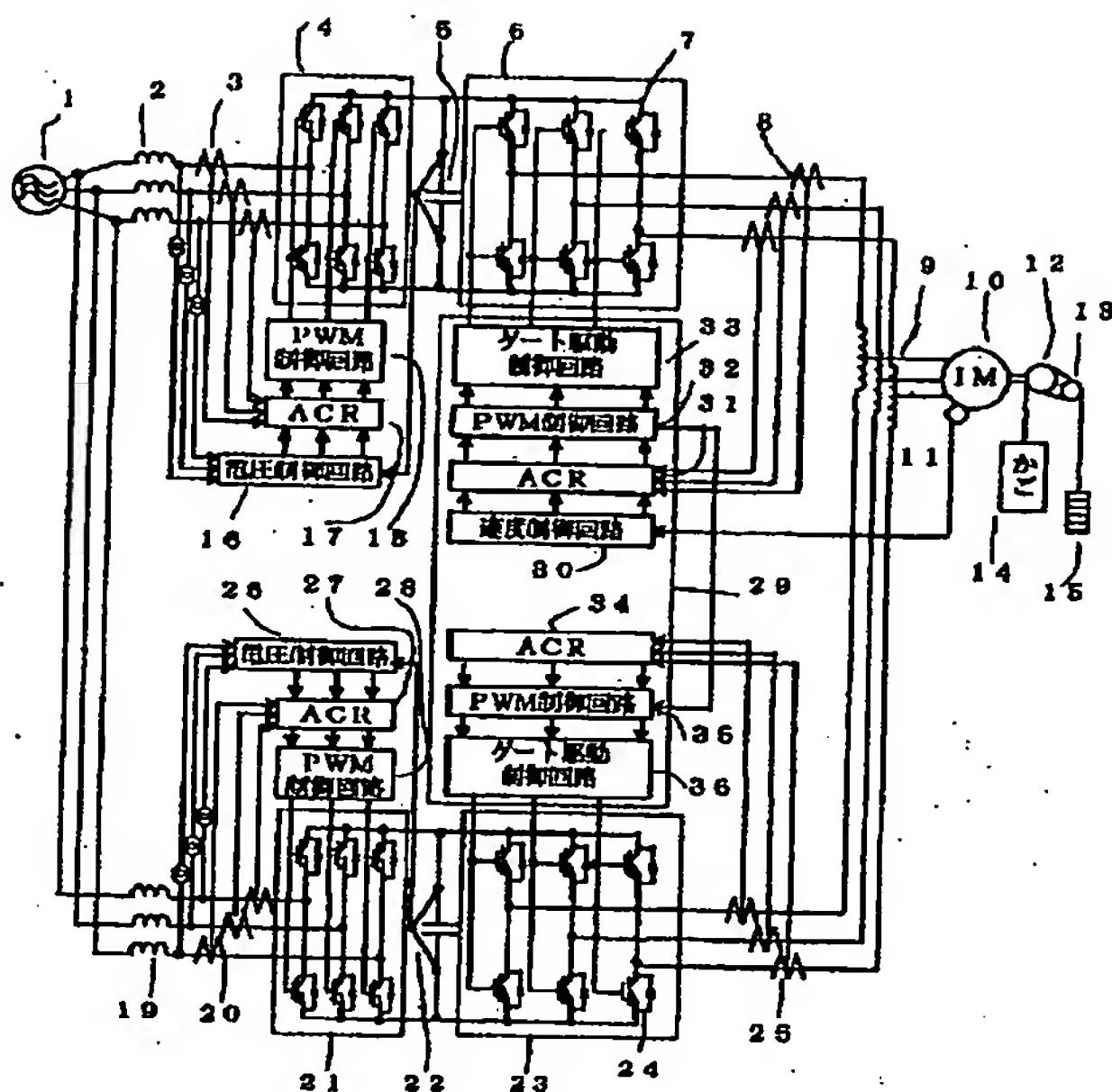
【図5】A系B系2並列におけるインバータ電流および横流、PWMパルス波形の関係を示す。

【符号の説明】

6…A系インバータ、7…IGBTのA系トランジスタ素子、8…A系インバータ側の電流検出器、9…相間リクトル、10…誘導電動機、11…エンコーダ、23…B系インバータ、24…IGBTのB系トランジスタ素子、25…B系インバータ側の電流検出器、29…インバータ制御装置、31…A系インバータ側のACR、32…A系インバータ側のPWM制御回路、33…A系インバータのゲート駆動回路、34…B系インバータ側のACR、35…B系インバータ側のPWM制御回路、36…B系インバータのゲート駆動回路、101, 201…A系インバータのPWM制御回路、102, 202…B系インバータ制御装置のPWM制御回路、103, 203…C系インバータ制御装置のPWM制御回路、104, 204…A系インバータ制御装置のPWM発生部、105, 205…B系インバータ制御装置のPWM発生部、106, 206…C系インバータ制御装置のPWM発生部、107, 207…B系インバータ制御装置のPWM発生部の演算回路、108, 208…C系インバータ制御装置のPWM発生部の演算回路

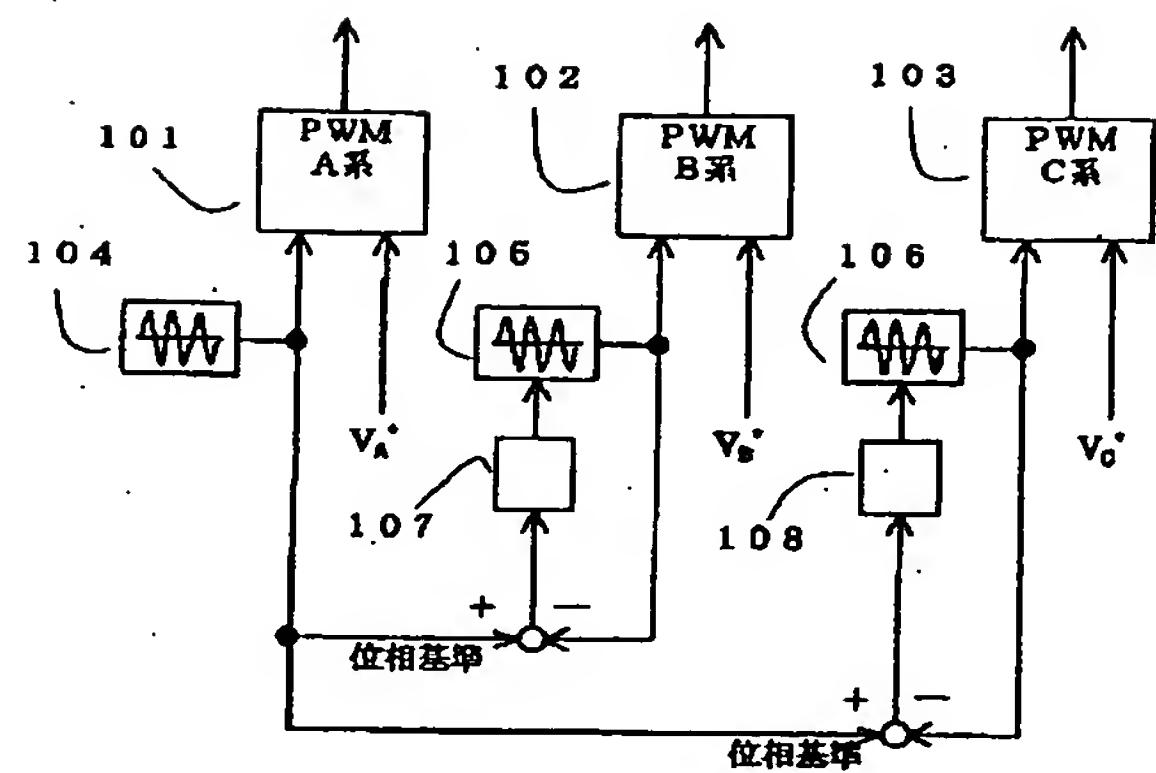
【図1】

【図1】



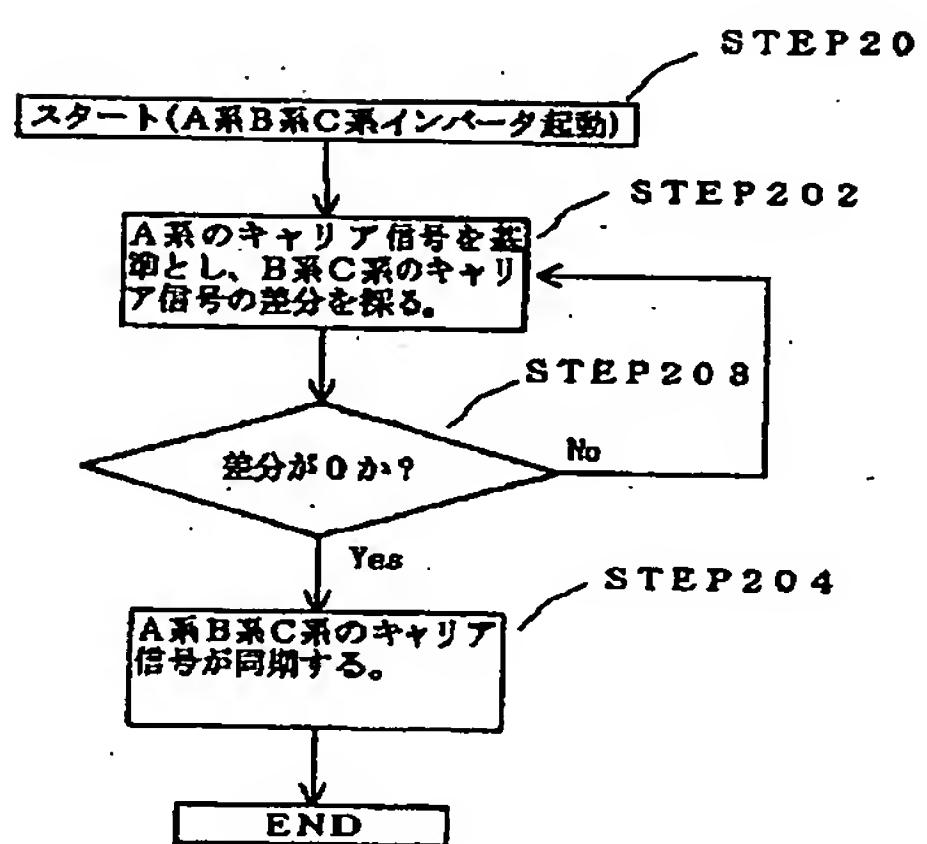
【図2】

【図2】



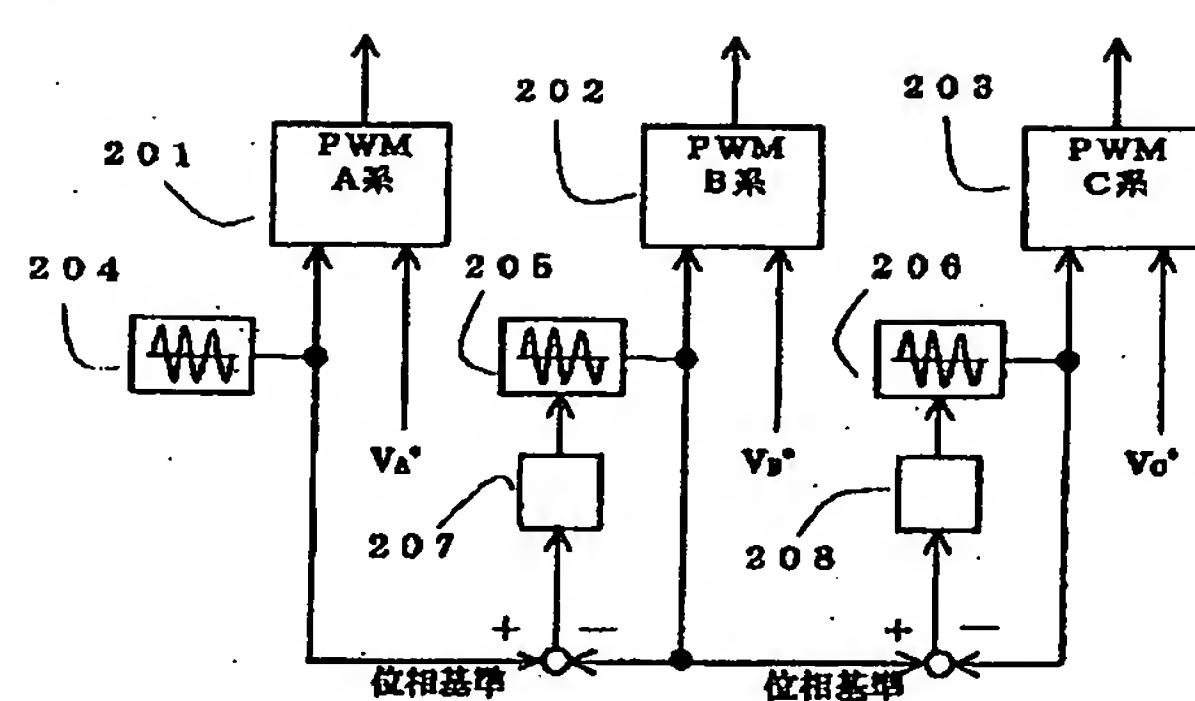
【図3】

【図3】



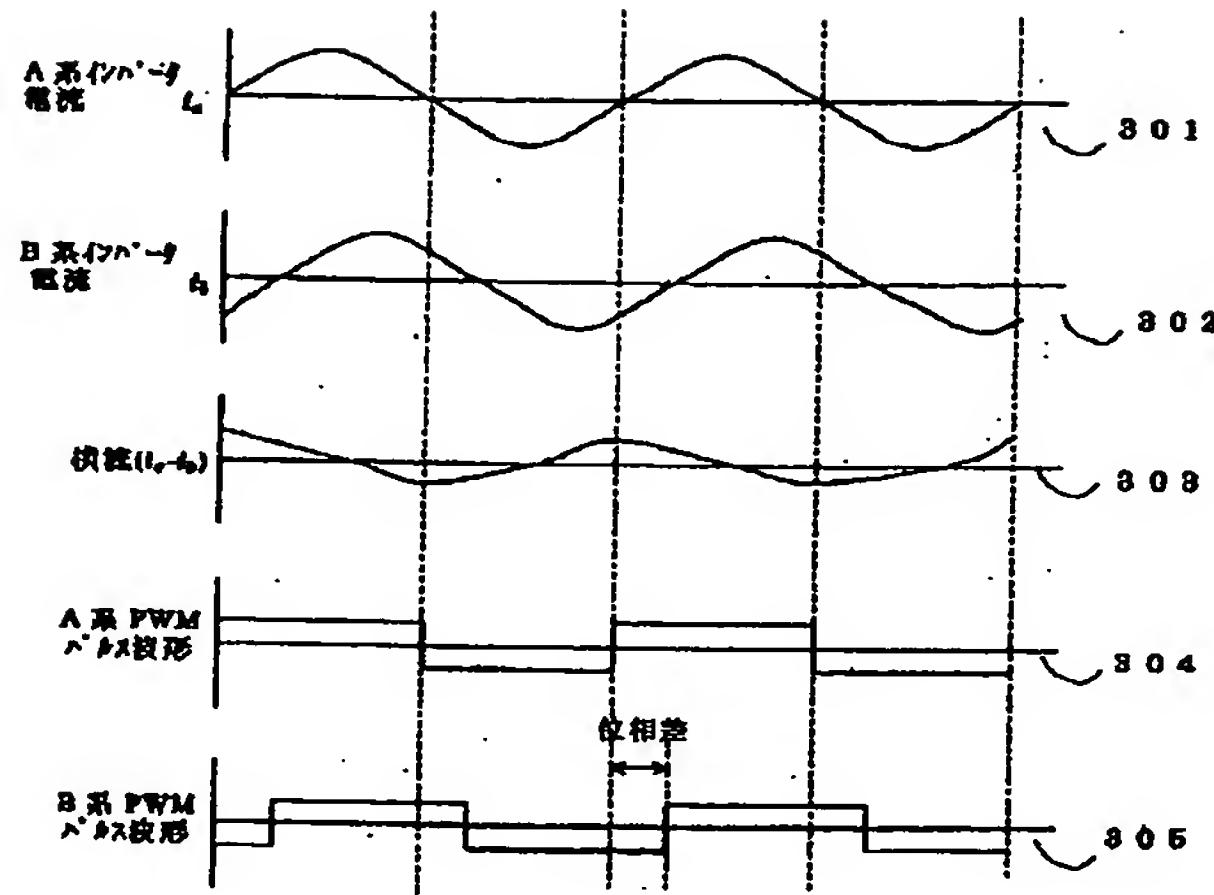
【図4】

【図4】



【図5】

【図5】



フロントページの続き

(72)発明者 大沼 直人

茨城県ひたちなか市市毛1070番地 株式会
社日立製作所ビシステムグループ水戸ビル
システム本部

(72)発明者 吉川 敏文

茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内
F ターム(参考) 5H007 BB06 CA01 CB05 CC05 DA03
DA05 DB01 DC02 EA14